

Оглавление

Введение

1. ЗАО "МЦСТ"

1.1 Микропроцессор R-500S

1.2 Микропроцессор Эльбрус

1.3 Микропроцессор Эльбрус-2С+

1.4 Микропроцессор МЦСТ-4R

2. ГУП НПЦ "ЭЛВИС"

2.1 Цифровые сигнальные процессоры

Заключение

Библиографический список

Введение

Когда-то еще советские ЭВМ занимали лидирующую позицию среди своих конкурентов. В это мало верится, но знаменитая БЭСМ-6 (первая в СССР на основе транзисторов и ИС), разработанная под руководством легендарного Сергея Лебедева рассчитывала траекторию полета космического корабля "Союз-19" и американского "Аполлона". Но это было в 70-х, теперь Россия врятли может похвастаться своей компьютерной индустрией. Цель нижеследующего - выяснить, что на сегодняшний день творится с Российским компьютеростроением и ждет его в будущем.

Развал СССР полностью привел в упадок наше высокотехнологическое производство, однако оставались научные центры, которые не переставали вести разработки. В этой курсовой работе я рассмотрю два таких центра: ЗАО "МЦСТ" и ГУП НПЦ "ЭЛВИС". микропроцессор российский сигнальный цифровой

1. ЗАО "МЦСТ"

Закрытое акционерное общество "МЦСТ", правопреемник ТОО "Московский Центр SPARC-технологий", разрабатывает универсальные высокопроизводительные микропроцессоры и вычислительные комплексы. Опыт его коллектива формировался в течение многих лет, начиная от создания нескольких поколений мощных советских компьютеров "Эльбрус" до выпуска современных вычислительных комплексов этой серии. В них реализованы передовые принципы компьютерной архитектуры, используются созданные высокоэффективные оптимизирующие компиляторы, обеспечивается двоичная совместимость с платформой x86 и защищенность программирования, существенно развиты возможности стандартных операционных систем. Особое внимание в проектах предприятия уделяется достижению максимальной скорости вычислений и надежности вычислительных средств. Благодаря этим свойствам, разработанные компанией вычислительные средства стали основой и определены для дальнейшего применения в ряде систем государственного значения. В настоящее время серийная продукция ЗАО "МЦСТ" включает микропроцессоры собственной разработки, процессорные модули и вычислительные комплексы на их базе.

Разработаны и серийно выпускаются:

- двухядерный микропроцессор "МЦСТ R-500S" с архитектурой, совместимой со SPARC (0.13 мкм)
 - процессорный модуль "МВС/С" на основе четырех систем на кристалле "МЦСТ R-500S"
 - микропроцессор "Эльбрус" с разработанной компанией архитектурой E2K (0.13 мкм)
 - вычислительный комплекс (ВК) "Эльбрус-3М1" на базе микропроцессора "Эльбрус"
- 1.1 Микропроцессор R-500S

Рисунок 1 - Микропроцессор R500S

Микросхема R-500S представляет собой двухпроцессорную систему на кристалле со встроенными кэшем второго уровня, контроллером оперативной памяти и контроллерами периферийных каналов. Она является наиболее производительной отечественной универсальной системой на кристалле с процессорным ядром архитектуры SPARC. Микросхема разработана по технологическим нормам 0,13 мкм с использованием библиотек стандартных элементов.

В микросхеме реализованы функции и режимы, обеспечивающие:

- организацию параллельных вычислений;
- аппаратную поддержку организации многоуровневой памяти;
- организацию многомашинных комплексов;
- полную программную совместимость с архитектурой SPARC V8;
- отказоустойчивость;
- исправление одиночных и обнаружение двойных ошибок в используемых встроенных памятих и в оперативной памяти, контроль по четности встроенных памяти, не содержащих уникальной информации.

Рассмотрим основные характеристики системы на кристалле R-500S

Таблица 1: Основные характеристики системы на кристалле R-500S

Характеристики

Значения

Технологический процесс

0,13 мкм

2

Число разрядов данных при целочисленных операциях

32 (32/64)

3

Рабочая тактовая частота

500 МГц

4

Производительность, MIPS/ MFLOPS

1493/391

5

Емкость кэша команд, КБ

16

6

Емкость кэша данных, КБ

32

7

Таблица страниц

64 входа

8

Емкость внутреннего кэша второго уровня, Кбайт

512

9

Пиковая пропускная способность канала обмена с памятью

2,667

10

Пиковая суммарная пропускная способность каналов удаленного доступа, ГБ/с

2,667

11

Пропускная способность:

12

- шины PCI, МБ/с

264

13

- канала Ethernet, Мбит/с

100

14

- шины SCSI-2, МБ/с

10

15

- канала RS-232, Кбит/с

115 (x2 канала)

16

- шины EBus, МБ/с

10

17

- канала PS/2, МБ/с

5

18

Число транзисторов

51 млн.

19

Количество слоев металла

8

20

Корпус/число выводов

HFC BGA/900

21

Напряжение питания, В

1,05/2,5/3,3

22

Рассеиваемая мощность

5 Вт

Микросхема R-500S предназначена для создания высокопроизводительных одноплатных ЭВМ для носимых и встроенных применений.

Рисунок 2 - Блок-схема микропроцессора R-500S

В состав микросхемы R-500S входят следующие основные узлы и компоненты:

- CPU0 и CPU1 - процессорные ядра;
- L2 cache - общая кэш память второго уровня объемом 512 Кбайт;
- SCom - системный коммутатор;
- MC - контроллер оперативной памяти;
- RDMA - контроллер каналов удаленного доступа для связи с другими СнК;
- CPU0 и CPU1 - процессорные ядра;
- MSI - контроллер сопряжения системного и периферийного интерфейсов;
- SCSI - контроллер внешней периферийной шины SCSI;
- Ethernet - контроллер канала Ethernet;
- EBus - периферийная шина EBus;
- LVDS Links - высокоскоростные байтовые каналы;
- SEC - контроллер низкоскоростных байтовых каналов, таймеров и прерываний;
- DDR memory - канал связи с памятью.

Большой набор реализованных в микросхеме интерфейсов позволяет оптимально удовлетворить требования заказчиков вычислительных средств.

1.2 Микропроцессор Эльбрус

Рисунок 3 - Микропроцессор Эльбрус

Микропроцессор "Эльбрус" представляет собой новое поколение высокопроизводительных микропроцессоров, основанных на отечественной архитектуре E2K. Предназначен для построения вычислительных комплексов "Эльбрус-3М1", а также других универсальных или специализированных вычислительных средств.

Новые возможности микропроцессора предусматривают существенное увеличение производительности вычислительных систем:

- широкое командное слово допускает выполнение до 23 операций за такт;
- технология двоичной компиляции, поддерживаемая аппаратно, гарантирует полную, эффективную и надежную совместимость с архитектурой x86;
- аппаратная поддержка типов данных, реализованная в микропроцессоре, обеспечивает защиту программ, простоту их наладки и высокую надежность.

Таблица 2: Основные характеристики микропроцессора "Эльбрус"

Характеристики

Значения

1

Технологический процесс

0.13 мкм

2

Рабочая тактовая частота

300 МГц

3

Пиковая производительность:

64 разряда

32 разряда

16 разрядов

8 разрядов

5,8 млрд. оп/с, 9,5 млрд. оп/с, 12,3 млрд. оп/с, 22,6 млрд. оп/с

4

Разрядность данных:

целые

вещественные

32, 64 32, 64, 80

5

Кэш-память команд 1-го уровня

64 КБ

6

Кэш-память данных 1-го уровня

64 КБ

7

Кэш-память 2-го уровня

256 КБ

8

Кэш-таблица страниц

512 входов

9

Пропускная способность шин связи с кэш-памятью

9,6 ГБ/с

10

Пропускная способность шин связи с оперативной памятью

4,8 ГБ/с

11

Размеры кристалла

15,0x12,6 мм²

12

Количество транзисторов

75,8 млн.

13

Количество слоев металла

8

14

Тип корпуса / количество выводов

HF3VGA / 900

15

Размеры корпуса

31x31x2,5 мм

16

Напряжение питания

1,05/3,3 В

17

Рассеиваемая мощность

6 Вт

Рисунок 4 - Структура микропроцессора "Эльбрус"

В состав микросхемы Эльбрус входят следующие основные узлы и компоненты:

- ALU0. ALU5 - арифметико-логические устройства;
- АРУ - устройство предварительной подкачки массивов;
- АРВ - буфер предварительной подкачки массивов;
- bypass, bypass А,,bypass В - обходные каналы;
- CU - устройство управления;
- PF - предикатный файл;
- IB - буфер команд;
- D\$L1 - кэш данных 1-го уровня;
- D\$L2 - кэш данных 2-го уровня;
- MAU - устройств организации доступа в оперативную память;
- MMU - устройство организации виртуальной памяти.

Процессор успешно прошел государственные испытания и получил высокую оценку Государственной комиссии. В Акте Комиссии по проведению государственных испытаний отмечается, что архитектура микропроцессора "Эльбрус" является оригинальной отечественной разработкой, отражающей современные тенденции развития вычислительной техники. По архитектурно-логическим решениям микропроцессор "Эльбрус" находится на современном мировом уровне, а по ряду решений превосходит его.

К серийному производству рекомендованы:

- микросхема "Эльбрус-2С+"
- система на кристалле "Эльбрус-S"
- модуль MB3S/C на базе микросхемы "Эльбрус-S"

1.3 Микропроцессор Эльбрус-2С+

Рисунок 5 - Микропроцессор Эльбрус-2С+

Эльбрус-2С+ - первый гибридный высокопроизводительный микропроцессор фирмы МЦСТ. Он содержит 2 ядра архитектуры Эльбрус и 4 ядра цифровых сигнальных процессоров (DSP) фирмы Элвис.

Для гибридного процессора реализована версия компилятора с языка Си, позволяющая компилировать код для ядер DSP и обеспечивать эффективное взаимодействие основной программы, исполняющейся на ядрах CPU, и процедур для DSP.

Таблица 3: Основные характеристики системы на кристалле Эльбрус-2С+

Характеристики

Значения

1

Технологический процесс

90 нм

2

Тактовая частота

500 МГц

3

Число ядер архитектуры Эльбрус/DSP

2/4

4

Пиковая производительность микросхемы (CPU + DSP)
64 разряда, GIPS - 64 разряда, GFlops
32 разряда, GIPS - 32 разряда, GFlops - 16 разрядов, GIPS

20 + 2 8 + 0 33 + 16 16 + 12 43 + 48

5

Кэш-память команд (на ядро), КБ

64

6

Кэш-память данных (на ядро), КБ

64

7

Кэш-память второго уровня (на ядро), МБ

1

8

Встроенная память DSP (на ядро DSP), КБ

128

9

Пропускная способность шины связи с кэш памятью, ГБ/с

16

10

Пропускная способность шин связи с оперативной памятью, ГБ/с

12,8

11

Количество каналов межпроцессорного обмена Пропускная способность канала межпроцессорного обмена, ГБ/с Количество каналов ввода-вывода Пропускная способность канала ввода-вывода, ГБ/с

3 4

2 2

12

Площадь кристалла, мм²

289

13

Количество транзисторов

368 млн.

15

Размеры корпуса, мм

37,5x37,5

16

Напряжение питания, В

1,0/1,8/2,5

17

Средняя рассеиваемая мощность

25 Вт

Для гибридного процессора реализована версия компилятора с языка Си, позволяющая компилировать код для ядер DSP и обеспечивать эффективное взаимодействие основной программы, исполняющейся на ядрах CPU и процедур для DSP.

Рисунок 6 - Блок-схема микропроцессора Эльбрус-2С+

Основная сфера применения процессора Эльбрус-2С+ - системы цифровой интеллектуальной обработки сигнала, такие как радары, анализаторы изображений и т.п.

В стадии разработки находятся:

- четырехядерная система на кристалле "МЦСТ-4R" с архитектурой процессоров, совместимой со SPARC
- модуль МУП/С для промышленных применений
- носимый терминал (защищенный ноутбук)
- тонкий клиент

1.4 Микропроцессор МЦСТ-4R

Микросхема "МЦСТ-4R" представляет собой четырехядерную систему на кристалле с встроенными общим кэшем второго уровня, и контроллером когерентности, контроллером канала ввода-вывода, системным коммутатором и контроллерами межсистемного обмена.

Таблица 4: Основные характеристики системы на кристалле МЦСТ-4R

Характеристики

Значения

1

Процессорное ядро:

Количество процессорных ядер - 4 Тактовая частота - 1 ГГц

2

Производительность

1.6 GFLOPS

3

Внутренняя кэш память:

Кэш первого уровня:

команд - 16 КБ

данных - 32 КБ

Кэш второго уровня - 1.5 Мб

4

Оперативная память:

Емкость - до 8 Гбайт, Пропускная способность канала - 4.5 ГБ/с

5

Канал удаленного доступа к подсистеме ввода вывода:

Количество дуплексных каналов - 1 Пропускная способность канала в одном направлении - 2 ГБ/с

6

Канал межсистемного обмена:

Количество дуплексных каналов - 3 Пропускная способность канала в одном направлении - 2 ГБ/с

7

Количество транзисторов, млн.

150

8

Напряжение питания, В

1,0 для внутренних схем, 2,5 и 3,3 для периферии

9

Технологический процесс, мкм

0,09

10

Площадь кристалла, мм²

10x10

Микросхема и разрабатываемые на ее базе процессорные модули МВС4/С, МВС4-РС предназначены к использованию в совместимых с высокопроизводительных вычислительных комплексах для автоматизированных систем управления, а также для создания высокопроизводительных одноплатных ЭВМ носимых и встроенных приложений.

Рисунок 7 - Блок-схема микросхемы МЦСТ-4R

В состав микросхемы МЦСТ-4R входят следующие основные узлы и компоненты:

- CPU0. CPU3 - четыре процессорных ядра;
- L2 cache - кэш память второго уровня;
- СС - контроллер когерентности
- МС - контроллер оперативной памяти DDR2 SDRAM;
- ЮСС - контроллер канала ввода-вывода;
- ISCC - контроллеры межсистемного обмена;
- SCom - системный коммутатор.

К областям применения микросхемы "МЦСТ-4R" и модулей МВС4/С, МВС4-РС относятся:

- Носимые малогабаритные ЭВМ для использования в качестве: компьютеры для работы в полевых условиях, в частности для выполнения оперативных расчетов, хранения справочной информации, подготовки документов различного назначения и др.;
- терминала радиоэлектронных и связных систем, передвижных и носимых комплексов аппаратуры,

терминала контрольно-поверочной аппаратуры на технических позициях, а также в качестве устройства хранения и подготовки документов, связанных с эксплуатацией сложных комплексов, др. применений.

- ЭВМ автоматизированных рабочих мест операторов для использования в качестве средств отображения, документирования выполняемой работы;
- Встраиваемые управляющие ВК для решения задач обработки информации и управления работой специальных объектов в реальном масштабе времени
- Класс мобильных отказоустойчивых серверов для построения автоматизированных систем специального назначения, в частности, АС органов управления.

ЗАО "МЦСТ" владеет технологиями проектирования, позволяющими разрабатывать российские компьютеры высокого конструктивно-технологического уровня. В настоящий момент предприятие проектирует следующие виды компьютерной аппаратуры:

2. ГУП НПЦ "ЭЛВИС"

Государственное унитарное предприятие научно-производственный центр "Электронные вычислительно-информационные системы" является одним из ведущих Fabless электронных центров проектирования СБИС в России, а также отечественным лидером в области охранных технологий, лауреатом многих национальных премий. Предприятие создано в марте 1990 года на базе структурного подразделения научно-производственного объединения "ЭЛАС", выполнявшего в 1960-80 гг. передовые разработки в области космической электронной техники: от разработки собственных САПР до полностью законченных аппаратно-программных бортовых систем управления и обработки информации космического базирования серий "Салют", в частности, функционировавших на борту станции "МИР". В 1974г. был разработан первый в СССР КМОП микропроцессорный комплект сверхбольших интегральных схем (СБИС). Всего же было разработано более 400 микросхем.

Среди них:

- серии программируемых сигнальных контроллеров "Мультикор" для применений от мобильных систем связи до высокопроизводительных радарных и гидроакустических комплексов, а также криптографических систем;
- серия программируемых аналого-цифровых ИМС "Мультифлекс" для цифрового преобразования частоты в системах ввода и предобработки сигналов в фазированных антенных решетках, радарных и системах связи;
- серия программируемых элементов системного сопряжения "Мультикор - конструктор" для ИМС серий "Мультикор", которая обеспечит новую концепцию проектирования бортовых встраиваемых систем;

В настоящий момент предприятие выпускает:

- Цифровые сигнальные процессоры
- Телекоммуникационные процессоры
- SDR-приемопередатчики (DDC)
- Микросхемы АЦП

2.1 Цифровые сигнальные процессоры

Микросхемы сигнальных процессоров серии "Мультикор" - это однокристалльные

программируемые многопроцессорные "системы на кристалле" на базе IP-ядерной (IP - Intellectual Property) платформы.

Таблица 5: Основные характеристики сигнальных процессоров

Микросхема:

МС-12

МС-24

МС-0226

NVCom-01

МС-0428

Технология изготовления

0,25

0,25

0,25

0,13

0,13

Размер кристалла, мм

10x10

10x10

12,3x12,6

8,8x9,5

14x14

Интеграция, млн. транзисторов

18

18

26

60

65

Количество процессоров

2

2

3

3

5

Рабочая частота

80

80

100

300

340

Пиковая производительность, MFLOPs

240

480

1200

3600

8000

Год выпуска

2004

2004

2006

2008

-

Рисунок 8 - Структурная схема микросхемы МС-24

В состав микросхемы МС-24 входят следующие основные узлы и компоненты:

- CPU - центральный процессор на основе RISC-ядра;
- CRAM - двухпортовая оперативная память центрального процессора;
- DSP - сопроцессор цифровой обработки сигналов с фиксированной точкой;
- DMA - контроллер прямого доступа в память;
- MPORT - порт внешней памяти;
- SPORT - последовательный порт;
- LPORT - линковый порт;
- UART - универсальный асинхронный порт;
- ICACHE - кэш программ центрального процессора;
- IT - интервальный таймер;
- WDT - сторожевой таймер;
- RTT - таймер реального времени;
- CDB [31: 0] - шина данных CPU;
- DDB [63: 0] - шина данных DMA;
- A [31: 0] - шина адреса порта внешней памяти;
- D [63: 0] - шина данных порта внешней памяти;
- OnCD - встроенные средства отладки программ;
- XRAM, YRAM - памяти данных DSP;
- PRAM - память программ DSP;
- AGU - адресный генератор;
- EDBS - коммутатор внешних шин;
- IDBS - коммутатор внутренних шин;
- PCU - устройство программного управления;
- PAG - генератор адреса программ;
- PDC - программный дешифратор;
- RF - регистровый файл;
- ALU - арифметическое устройство;
- ALUctr - управление ALU;
- XDB0 - XDB3, GDB, PDB - шина данных DSP;
- XAB, YAB, PAB - адресные шины DSP;
- M, S, A, L - арифметические узлы ALU DSP.

Для разработчиков систем на базе микросхем серии "Мультикор" обеспечивается возможность применения новых адаптивных алгоритмов принятия решений (RLS/LNS алгоритмы), в частности, для адаптивных антенных решеток.

Микросхемы серии могут быть эффективно использованы в следующих приложениях:

- Радиолокационные и гидроакустические системы;
- Фазированные антенные решетки;

- Связь и телекоммуникация: базовые станции, DVB - приемники и т.д.;
- Сигнальная обработка: БПФ, фильтрация, корреляция, быстрая свертка;
- Графические ускорители;
- Мультимедийная обработка изображений и цифровое телевидение;
- Мультимедийная обработка звука;
- Управление объектами с использованием высокоточных адаптивных методов;
- Высокоточная обработка данных для малогабаритных мобильных и встраиваемых систем;
- Системы промышленного контроля.

Заключение

Ситуация на настоящий момент: подписаны контракт на поставку вычислительных комплексов для нужд российской противоракетной и противовоздушной обороны (комплексы С-300 и С-400) и в интересах специфических ведомств, занятых криптографическими исследованиями. Достигнуты принципиальные договоренности по планам развития производства и проектировки процессоров до 2018 г. с постепенным переходом к технологическим нормам 32 нм. По некоторым данным, начата разработка нового восьмиядерного микропроцессора МЦСТ-8R для вычислительных комплексов, которые планируется устанавливать на российские истребители 5-го поколения. Постоянно нарастающий темп госзакупок в будущем не только позволит оставаться предприятиям "на плаву", но и простимулирует их дальнейшее развитие. На потребительском же рынке отечественные процессоры вряд ли смогут потеснить продукцию таких гигантов как Intel и AMD.

Библиографический список

1. Архитектура SPARC - The SPARC Architecture Manual, Version 8. SPARC International Inc. 1992
2. Архитектура SPARC - <http://ru.wikipedia.org/wiki/SPARCstation>
3. Микропроцессор "МЦСТ 4R" - Бабаян Б., Ким А., Сахин Ю. Отечественные универсальные микропроцессоры серии МЦСТ-R. Электроника 3/2003
4. Микросхема MC-24 - Микросхема интегральная 1892ВМ8Я. Руководство пользователя
5. ЗАО "МЦСТ" - <http://www.mcst.ru/>
6. Микропроцессоры серии "Эльбрус" - http://topmods.net/articles/sovremennyye_otechestvennyye_mikroprotsessory
7. ГУП НПЦ "ЭЛВИС" - <http://multicore.ru/>
8. Современные российские микропроцессоры - <http://www.linux.org.ru/forum/talks/5031872>